

S2

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-106462
 (43)Date of publication of application : 11.04.2000

51)Int.CI.

H01L 43/08
 G01R 33/09
 G11B 5/39
 G11C 11/14
 G11C 11/15
 H01F 10/26

21)Application number : 11-187070

(71)Applicant : TOSHIBA CORP

22)Date of filing : 30.06.1999

(72)Inventor : KISHI TATSUYA
 SAITO YOSHIAKI
 INOMATA KOICHIRO

30)Priority

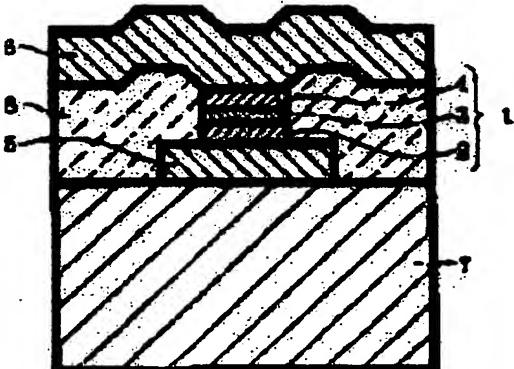
Priority number : 10185480 Priority date : 30.06.1998 Priority country : JP

54) MAGNETIC ELEMENT, MAGNETIC MEMORY PROVIDED THEREWITH, AND MAGNETIC ENSOR

57)Abstract:

ROBLEM TO BE SOLVED: To realize a ferromagnetic tunnel junction that is high in magnetoresistivity and relatively high in output voltage owing to its large resistance, and whose magnetoresistivity is lessened in bias voltage- and temperature- dependent properties so as to enhance the junction in practicability.

OLUTION: A magnetic element is possessed of a ferromagnetic tunnel junction 1 of layered structure composed of ferromagnetic layer 2/tunnel barrier layer 3/ferromagnetic layer 4 or a ferromagnetic double tunnel junction of layered structure composed of ferromagnetic layer 2/tunnel barrier layer 3/ferromagnetic layer 4/ferromagnetic layer 5/tunnel barrier layer 3/ferromagnetic layer 4, where it is utilized that a tunnel resistance changes with a relative angle of magnetization between ferromagnetic layers. The magnetic element increases positively in magnetoresistivity with an increase in bias voltage. Moreover, the magnetic element decreases less in magnetoresistivity with an increase in temperature. Provided that the barrier height and barrier width of the tunnel barrier layer are represented by Φ [unit: eV] and S [unit: angstrom] respectively, the tunnel barrier layer is formed so as to satisfy a formula, $10 \leq S/(\Phi)^{1/2}$.



BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-106462

(P2000-106462A)

(43)公開日 平成12年4月11日 (2000.4.11)

(51) Int.Cl.
 H 01 L 43/08
 G 01 R 33/09
 G 11 B 5/39
 G 11 C 11/14
 11/15

識別記号

F I
 H 01 L 43/08
 G 11 B 5/39
 G 11 C 11/14
 11/15
 H 01 F 10/26

マーク(参考)

Z

A

審査請求 未請求 請求項の数9 OL (全15頁) 最終頁に続く

(21)出願番号 特願平11-187070
 (22)出願日 平成11年6月30日 (1999.6.30)
 (31)優先権主張番号 特願平10-185480
 (32)優先日 平成10年6月30日 (1998.6.30)
 (33)優先権主張国 日本 (JP)

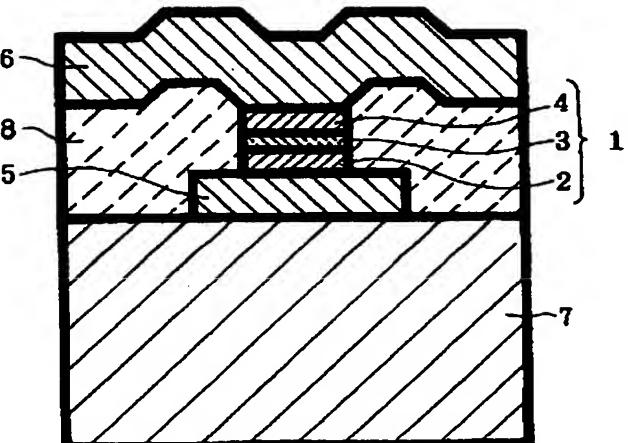
(71)出願人 000003078
 株式会社東芝
 神奈川県川崎市幸区堀川町72番地
 (72)発明者 岸 達也
 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内
 (72)発明者 斎藤 好昭
 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内
 (72)発明者 猪俣 浩一郎
 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内
 (74)代理人 100077849
 弁理士 須山 佐一

(54)【発明の名称】 磁気素子とそれを用いた磁気メモリおよび磁気センサ

(57)【要約】

【課題】 大きな磁気抵抗比を得ることができ、かつ大きな抵抗をもつために相対的に大きな出力電圧が得られる強磁性トンネル接合のバイアス電圧および温度に対する磁気抵抗比の依存性を低減し、実用性を高める。

【解決手段】 強磁性層2／トンネル障壁層3／強磁性層4構造の強磁性トンネル接合1、あるいは強磁性層／トンネル障壁層／強磁性層／トンネル障壁層／強磁性層構造の強磁性二重トンネル接合を有し、強磁性層間の磁化の相対角度により変化するトンネル抵抗を利用した磁気素子である。磁気素子はバイアス電圧の増加に対して正の傾きをもって増加する磁気抵抗比を有する。また、温度の上昇に伴う磁気抵抗比の減少が小さい。トンネル障壁層は、トンネルバリア高さを Φ [単位:eV]、トンネルバリア幅を S [単位:オングストローム]としたとき、 $S/\Phi^{1/2}$ の値が $10 \leq S/\Phi^{1/2} \leq 20$ を満足する。



【特許請求の範囲】

【請求項1】少なくとも2層の強磁性層と、前記2層の強磁性層間に介在された少なくとも1層のトンネル障壁層との積層膜からなる強磁性トンネル接合を有し、前記2層の強磁性層間にトンネル電流を流す磁気素子において、

バイアス電圧の増加に対して正の傾きをもって増加する磁気抵抗比を有することを特徴とする磁気素子。

【請求項2】請求項1記載の磁気素子において、前記トンネル障壁層は、磁気抵抗比が最小値をとるポテンシャル障壁の値より小さいポテンシャル障壁をもつ絶縁体または半導体からなることを特徴とする磁気素子。

【請求項3】請求項1記載の磁気素子において、前記トンネル障壁層の最も膜厚の薄い箇所の厚さが1.0nmより厚いことを特徴とする磁気素子。

【請求項4】少なくとも2層の強磁性層と、前記2層の強磁性層間に介在された少なくとも1層のトンネル障壁層との積層膜からなる強磁性トンネル接合を有し、前記2層の強磁性層間にトンネル電流を流す磁気素子において、

前記トンネル障壁層のトンネルバリア高さをΦ [単位:eV]、前記トンネル障壁層の幅をS [単位:オングストローム]としたとき、 $S/(\Phi)^{1/2}$ の値が $10 \leq S/(\Phi)^{1/2} \leq 40$ を満足することを特徴とする磁気素子。

【請求項5】請求項4記載の磁気素子において、前記 $S/(\Phi)^{1/2}$ の値が $10 \leq S/(\Phi)^{1/2} \leq 40$ を満足することを特徴とする磁気素子。

【請求項6】請求項4記載の磁気素子において、前記2層の強磁性層のスピニ配置が反平行状態のときと平行状態のときのコンダクタンスの差が温度の上昇に対して略一定もしくは増加することを特徴とする磁気素子。

【請求項7】請求項1または請求項4記載の磁気素子において、前記2層の強磁性層のうち、一方の強磁性層に交換バイアスを付与する反強磁性膜が近接配置されていることを特徴とする磁気素子。

【請求項8】請求項1ないし請求項7のいずれか1項記載の磁気素子をメモリセルとして具備することを特徴とする磁気メモリ。

【請求項9】請求項1ないし請求項7のいずれか1項記載の磁気素子を具備することを特徴とする磁気センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、強磁性トンネル接合を用いた磁気素子と、それを用いた磁気メモリ、磁気センサ、磁気ヘッドに関する。

【0002】

【従来の技術】薄い絶縁体層(誘電体層)で隔てられた

2つの強磁性層からなる強磁性トンネル接合においては、強磁性層を電極としてバイアス電圧を印加するとトンネル電流が流れる。このときのトンネル抵抗は、2つの強磁性層の磁化の成す相対角度に依存して変化する。具体的には、2つの強磁性層の磁化が反平行のときにトンネル抵抗は最大値をとり、平行のときに最小値をとる。このようなトンネル抵抗の変化によって、いわゆる磁気抵抗効果(MR)が得られる。従って、2つの強磁性層に例えれば保磁力の異なる強磁性体を用いれば、外部磁場の変化を抵抗変化として検出することができる。

【0003】これによく似た現象が金属人工格子膜においても発見されており、磁気ヘッドとして実用化されつつある。例えば、強磁性層と非磁性金属層とを数nmの周期で積層した積層膜が、スピニの方向に依存して巨大磁気抵抗効果(GMR)を示す材料として見出されている。このようなGMRを示す金属人工格子膜としては、Fe/Cr人工格子膜(Phys. Rev. Lett. 61, 2472(1988))、Co/Cu人工格子膜(J. Mag. Mag. Mater. 94, L1(1991))などの強磁性層間の相互作用を反強磁性結合させたものが知られている。しかし、強磁性層間の反強磁性結合を利用した金属人工格子膜は反強磁性交換結合定数が大きいため、飽和磁界が大きく、またヒステリシスも非常に大きいという問題を有している。

【0004】飽和磁界を小さくする目的で、強磁性層/非磁性層/強磁性層のサンドイッチ積層膜の一方の強磁性層に交換バイアスを及ぼして磁化を固定し、他方の強磁性層を外部磁界により磁化反転させることによって、2つの強磁性層の磁化方向の相対角度を変化させる磁性積層膜、いわゆるスピニバルブ膜が開発されている。しかし、スピニバルブ膜は金属人工格子膜に比べて抵抗変化率(磁気抵抗比)が小さく、磁気ヘッドやメモリ素子などに適用した際に、より一層の高性能化を図ることが困難視されている。

【0005】一方、上述した強磁性トンネル接合においては、例えばスピニバルブ膜のようなGMR材料に比べて大きな磁気抵抗比が得られることが最近明らかになった。また、強磁性トンネル接合はスピニバルブ膜などに比べて積層膜として大きな抵抗をもつため、相対的に大きな出力電圧を得ることができる。これらの性質に基づいて、強磁性トンネル接合は新たなGMR材料として期待されている。さらに、強磁性体の磁化はヒステリシスを示すことから、不揮発性メモリを構成するメモリ素子への応用も検討されている。

【0006】

【発明が解決しようとする課題】上述したように、強磁性トンネル接合では大きな磁気抵抗比が得られるものの、この磁気抵抗比は接合に印加されるバイアス電圧に大きく依存する。すなわち、印加されるバイアス電圧が増加すると、接合を流れるトンネル電流が急激に増加すると共に、抵抗変化の大きさが小さくなり、その結果と

して接合の磁気抵抗比が減少する。この性質は強磁性トンネル接合をMR素子に応用する際に、大きな制限を加えるものである。

【0007】このような欠点を避けるためには、次のような方法が考えられる。第1に、磁気抵抗比があまり減少しないような小さなバイアス電圧で素子を動作させる。しかし、この場合には出力も小さくなり、強磁性トンネル接合をMR素子として実用化する上で問題となる。

【0008】第2に、絶縁体層のつくる障壁ポテンシャルが高い接合を用いる。このような接合ではもともと大きな磁気抵抗比が得られるため、バイアス電圧により磁気抵抗比が減少しても、利用可能な範囲に止まらせることができる。しかし、この場合には抵抗値自体が大きくなり、デバイススピードの低下やサーマルノイズの増大などを招くことから、そのままでは応用が難しい。そこで絶縁体層を薄くすることが考えられるが、この場合には素子の製造自体が困難になる。

【0009】上述したように、強磁性トンネル接合は磁気抵抗比がバイアス電圧に依存し、バイアス電圧の増加と共に磁気抵抗比が減少することが課題とされている。また、強磁性トンネル接合では磁気抵抗比の電圧依存性と同様に、磁気抵抗比の温度依存性も課題とされている。すなわち、強磁性トンネル接合では温度の上昇に伴って磁気抵抗比が減少する。これら磁気抵抗比の電圧依存性および温度依存性は、いずれもマグノン波の励起によるものと考えられる。実際に、強磁性トンネル接合を使用する環境温度は室温以上となるため、温度の上昇と共に磁気抵抗比が減少することは実用上大きな問題となる。

【0010】本発明はこのような課題に対処するためになされたもので、大きな磁気抵抗比を得ることができ、かつ大きな抵抗をもつために相対的に大きな出力電圧が得られる強磁性トンネル接合のバイアス電圧に対する磁気抵抗比の依存性、また温度に対する磁気抵抗比の依存性を改善することによって、実用性を高めた磁気素子を提供することを目的としており、さらにはそのような磁気素子を用いることによって、特性および実用性の向上を図った磁気メモリおよび磁気センサを提供することを目的としている。

【0011】

【課題を解決するための手段】本発明の磁気素子は、請求項1に記載したように、少なくとも2層の強磁性層と、前記2層の強磁性層間に介在された少なくとも1層のトンネル障壁層との積層膜からなる強磁性トンネル接合を有し、前記2層の強磁性層間にトンネル電流を流す磁気素子において、バイアス電圧の増加に対して正の傾きをもって増加する磁気抵抗比を有することを特徴としている。

【0012】

上述した磁気素子は、より具体的には請求

項2に記載したように、トンネル障壁層は磁気抵抗比が最小値をとるポテンシャル障壁の値より小さいポテンシャル障壁をもつ絶縁体または半導体からなることを特徴としており、さらに請求項3に記載したように、トンネル障壁層の最も膜厚の薄い箇所の厚さが1.0nmより厚いことを特徴としている。

【0013】本発明の磁気素子は、請求項4に記載したように、少なくとも2層の強磁性層と、前記2層の強磁性層間に介在された少なくとも1層のトンネル障壁層との積層膜からなる強磁性トンネル接合を有し、前記2層の強磁性層間にトンネル電流を流す磁気素子において、前記トンネル障壁層のトンネルバリア高さをΦ [単位:eV]、前記トンネル障壁層の幅をS [単位:オングストローム]としたとき、S/(Φ) 1/2 の値が $10 \leq S/(\Phi) 1/2$ を満足することを特徴としている。

【0014】本発明の磁気メモリは、請求項8に記載したように、上述した本発明の磁気素子をメモリセルとして具備することを特徴としている。また、本発明の磁気センサは、請求項9に記載したように、上述した本発明の磁気素子を具備することを特徴としている。

【0015】本発明の磁気素子においては、トンネル障壁層に磁気抵抗比が最小値をとるポテンシャル障壁の値より小さいポテンシャル障壁をもつ絶縁体や半導体、すなわちポテンシャル障壁が低い絶縁体や半導体を用い、かつこのようなトンネル障壁層の厚さを厚くすることによって、バイアス電圧の増加に対して磁気抵抗比が正の傾きをもって増加する強磁性トンネル接合を実現している。このような強磁性トンネル接合によれば、広い範囲のバイアス電圧に対して良好な磁気抵抗比を得ることが可能となる。

【0016】本発明の磁気素子におけるトンネル障壁層は、より具体的にはトンネルバリア高さをΦ [単位:eV]、トンネルバリア幅をS [単位:オングストローム]としたとき、S/(Φ) 1/2 の値が $10 \leq S/(\Phi) 1/2$ を満足するものである。このようなトンネル障壁層を適用することによって、バイアス電圧の増加に対して磁気抵抗比をより確実に増加させることができ、さらには温度の上昇に対する磁気抵抗比の減少を抑制することができる。

【0017】すなわち、S/(Φ) 1/2 の値が $10 \leq S/(\Phi) 1/2$ を満足するトンネル障壁層を用いることによって、2層の強磁性層のスピニ配置が反平行状態のときと平行状態のときのコンダクタンスの差△Gが温度の上昇に対して実質的に減少しない、具体的には略一定もしくは増加する強磁性トンネル接合となる。このような強磁性トンネル接合によれば、温度の上昇に伴う磁気抵抗比の減少を大幅に抑制することができる。

【0018】上述したような強磁性トンネル接合を有する磁気素子によれば、2層の強磁性層の磁化の相対角度により変化するトンネル抵抗に基づく磁気抵抗効果を利

用した各種素子の実用性を大幅に向上させることができ

る。

【0019】

【発明の実施の形態】以下、本発明を実施するための形態について説明する。

【0020】図1は本発明の磁気素子の一実施形態の概略構造を示す断面図である。同図において、1は第1の強磁性層2／トンネル障壁層3／第2の強磁性層4の3層積層構造を有する強磁性トンネル接合である。第1および第2の強磁性層2、4には、それぞれリード電極5、6が接続されている。図中符合7は基板、8は絶縁層である。

【0021】強磁性トンネル接合1は、第1の強磁性層2と第2の強磁性層4との間に、絶縁体などからなるトンネル障壁層3を介してトンネル電流が流れるよう構成されている。そして、第1の強磁性層2と第2の強磁性層4との保磁力差などを利用して、例えば一方の強磁性層の磁化を外部磁場により反転させ、2つの強磁性層2、4の磁化の相対角度により変化するトンネル抵抗（トンネル電流）によって、磁気抵抗効果（MR）を得るものである。

【0022】すなわち、第1の強磁性層2と第2の強磁性層4の磁化が同じ方向を向いている状態において、強磁性トンネル接合1のトンネル抵抗は最小となる。この状態から例えば保磁力が小さい一方の強磁性層の磁化のみを外部磁場により反転させることによって、強磁性トンネル接合1のトンネル抵抗は最大となる。この際、他方の強磁性層の磁化は、一方の強磁性層の磁化を反転させる外部磁場に対して実質的に固定されているようとする。このようにして磁気抵抗効果が得られる。磁気抵抗比は、これらトンネル抵抗の比（トンネル抵抗変化率）により定義されるものである。

【0023】第1および第2の強磁性層2、4の構成材料は特に限定されるものではなく、パーマロイに代表されるNi—Fe合金、強磁性を示すFe、Co、Niおよびそれらを含む合金、NiMnSb、PtMnSbのようなホイスラー合金などのハーフメタル、CrO₂、マグネタイト、Mnペロブスカイトなどの酸化物系のハーフメタル、アモルファス合金などの種々の軟磁性材料から、Co—Pt合金、Fe—Pt合金、遷移金属—希士類合金などの硬磁性材料まで、種々の強磁性材料を使用することができる。第1および第2の強磁性層2、4のうち、一方の磁化方向（スピニン方向）のみを変化させるためには、上述したように強磁性体の保磁力の差を利用することができる。

【0024】さらに、一方の強磁性層を反強磁性膜と積層し、これらの交換結合により強磁性層の磁化を固定するようにしてもよい。図2は反強磁性膜を使用した強磁性トンネル接合1の一構成例を示す図である。図2において、トンネル障壁層3を介して配置された第1および

第2の強磁性層2、4のうち、第2の強磁性層4上には反強磁性膜9が積層されている。第2の強磁性層4には反強磁性膜9から交換バイアスが付与されており、この交換バイアスにより第2の強磁性層4の磁化が固定されている。反強磁性膜9と接した強磁性層4は、例えば本発明の磁気素子を磁気記憶素子などに適用する際に、何回もの印加磁界（配線による電流磁界）や信号読み出しの下でも磁化反転を阻止することができ、安定した信号強度を得ることができる。

【0025】この際の反強磁性膜9には、FeMn、IrMn、PtMn、NiMnなどの反強磁性合金やNiO、Fe₂O₃などの反強磁性材料、さらにはCo/Ru/Co、Co/Ir/Coなどの反強磁性交換結合膜を用いることができる。さらに、一方の強磁性層の両端部に一对の硬磁性膜などを隣接配置し、この硬磁性膜から強磁性層にバイアス磁界を印加して磁化を固定するようにしてもよい。

【0026】本発明の磁気素子は、第1の強磁性層／トンネル障壁層／第2の強磁性層の積層構造を有する強磁性一重トンネル接合に限らず、第1の強磁性層／第1のトンネル障壁層／第2の強磁性層／第2のトンネル障壁層／第3の強磁性層の積層構造を有する強磁性二重トンネル接合、さらには三重以上の強磁性多重トンネル接合に対しても適用可能である。

【0027】図3は強磁性二重トンネル接合の具体的な構成例を示す図である。図3に示す強磁性二重トンネル接合10は、第1の強磁性層11／第1のトンネル障壁層12／第2の強磁性層13／第2のトンネル障壁層14／第3の強磁性層15の積層膜を有しており、さらに第1の強磁性層11および第3の強磁性層15はそれぞれ反強磁性膜16、17と積層されている。第1および第3の強磁性層11、15にはそれぞれ反強磁性膜16、17から交換バイアスが付与されており、これらの交換バイアスにより第1および第3の強磁性層11、15の磁化が固定されている。

【0028】また、強磁性二重トンネル接合10においては、中間に位置する強磁性層（図3では第2の強磁性層13）として、強磁性体—誘電体混合層を用いることもできる。図4はこのような強磁性二重トンネル接合の構成例を示しており、この強磁性二重トンネル接合10は反強磁性膜16／第1の強磁性層11／第1のトンネル障壁層12／強磁性体—誘電体混合層18／第2のトンネル障壁層14／第3の強磁性層15／反強磁性膜17の積層構造を有している。このような強磁性二重トンネル接合10によっても、図3に示した強磁性二重トンネル接合と同様な効果が得られる。

【0029】なお、上述した種々の強磁性トンネル接合（一重もしくは二重）の下地層としては、各種の材料を使用することができるが、Ta、Ti、Pt、Ti/Pt、Ti/Pd、Ta/Pt、Ta/Pd、Al

ZnO_3 、アモルファス合金などを下地層として用いることによって、上部積層構造を平坦化することができ、結晶成長が変わるために反強磁性膜／強磁性層界面の交換バイアスが強くなるなどの利点が得られる。

【0030】トンネル障壁層3、12、14は、強磁性層間にトンネル電流を流し得るものであればよく、各種の絶縁体や半導体を使用することができるが、トンネル障壁層3、12、14により形成されるポテンシャル障壁として、トンネル障壁層のある厚さにおける磁気抵抗比が最小値をとるポテンシャル障壁の値より小さいポテンシャル障壁をもつ絶縁体や半導体を使用する。

【0031】このように、本発明においてはトンネル障壁層3、12、14にポテンシャル障壁の低い材料が要求される。ここで、ポテンシャル障壁の制御は、基本的にはトンネル障壁層の構成材料に依存する。このようなことから、トンネル障壁層3、12、14の構成材料としては、ギャップの小さい絶縁体や半導体が適しており、特にギャップが1eVより小さいことが好ましい。

【0032】具体的なトンネル障壁層3、12、14の構成材料には、 Al_2O_3 、 AlO_x 、 SiO_2 、 SiO_x 、 AlN 、 NiO 、 CoO 、 MgO 、 HfO_2 などの絶縁体（誘電体）や、 FeSi 、 GeSb 、 PbSe 、 PbTe などの狭ギャップ半導体などを用いることができる。これらのうち、上述したような絶縁体からなる薄膜は、その作製条件などによりポテンシャル障壁が変化する。例えば、 Al 膜を酸化させて形成した Al_2O_3 （ AlO_x ）膜の場合、 Al 膜の酸化の程度によって、ポテンシャル障壁が0~3eV程度の範囲で変化する。従って、 Al 膜の酸化程度などを制御することにより、上述した条件を満足するポテンシャル障壁を有する絶縁体膜（誘電体膜）を得ることができる。狭ギャップ半導体の場合には、元々ポテンシャル障壁が小さいため、トンネル障壁層3、12、14として良好な機能が得られるように成膜条件などを制御することが好ましい。

【0033】トンネル障壁層3、12、14は後述するように、バイアス電圧に対してトンネル電流が大きく変化するような厚さを有することが重要であり、具体的には最も薄い部分に電流が流れやすいことを考慮すれば、最も薄い部分の膜厚が1.0nmを超えることが好ましい。このような膜厚の測定方法としては、公知のI-V特性より測定する方法、拡大電子写真により得られる画像から測定する方法などを用いることができる。トンネル障壁層の全体的な設定膜厚としては1.2nm以上とすることが好ましい。

【0034】トンネル障壁層の厚さがあまり薄いと、後に詳述するようにバイアス電圧を小さくした場合においても、ある程度のトンネル電流が流れ、バイアス電圧に対する磁気抵抗比の変化を制御することができない。温度に対する磁気抵抗比の変化についても同様である。ただ

し、あまりトンネル障壁層の厚さが厚すぎると、トンネル電流を流すことができなくなるため、トンネル障壁層の厚さは10nm以下とすることが好ましい。

【0035】上述したようなトンネル障壁層3、12、14を有する強磁性トンネル接合1、10は、バイアス電圧の増加に対して正の傾きをもって増加する磁気抵抗比を有している。この点について、 $\text{Fe}/\text{Al}_2\text{O}_3/\text{Fe}$ の場合を例にとり、自由電子モデルに基づく計算結果を引用して説明する。

【0036】ここで用いるポテンシャル障壁はx方向に1次元的であるとし、バイアス電圧の効果を取り入れて、 $0 < x < x_0$ に対して $U(x, y, z) = U_0 - eV/2$ 、その他でゼロという形をもっている。ただし、 x_0 は絶縁体層の厚さ、 U_0 はポテンシャル障壁の高さ、 V はバイアス電圧、 e は電子の電荷である。強磁性体Feに対しては、 T_{2g} 対称性をもつバンドに属する電子が主にトンネルするとし、上向きスピン電子のフェルミエネルギーを2.2eV、下向きスピンのフェルミエネルギーを0.3eV、従って交換分裂は1.9eVにとっている。

【0037】まず、磁気抵抗比のポテンシャル障壁の高さ依存性について述べる。絶縁体層の厚さを2.0nmとした接合に対する計算結果を示した図5から分かるように、磁気抵抗比は約0.6eVにおいて最小値をもつ曲線を描く。このような曲線は、トンネル電流のスピン偏極率がポテンシャル障壁の高さにより変調をうけて変化することにより得られる。

【0038】すなわち、トンネル電流のスpin偏極率は、ポテンシャル障壁が高いところでは強磁性体のもつスpin偏極率に等しく、障壁高さが低くなるに伴って小さくなり、さらに低くなると符号が逆転し、絶対値は大きくなっていく。従って、トンネル電流のスpin偏極率がゼロになる障壁高さに対しては、トンネル電流は明らかに強磁性体の磁化の相対角度に依存しないので、磁気抵抗比としてみると最小値となる。なお、絶縁体層の厚さにより最小値をとる障壁高さの値は異なるが、例えば1.0~5.0nmの範囲では概ね0.3~0.7eV付近に最小値をもつ。

【0039】さて、障壁高さが上記した最小値より小さい絶縁体層を用いた強磁性トンネル接合について考える。ポテンシャル障壁の高さを0.1eVとしたときの接合に対する磁気抵抗比のバイアス電圧依存性について、絶縁体層の厚さが2.0nmの場合と1.0nmの場合とを例とした計算結果を図6に示す。この図から、絶縁体層の厚さが2.0nmの場合には、バイアス電圧が約0.3eV程度までの境域において、バイアス電圧の増加に対して磁気抵抗比が正の傾きをもって増加することが分かる。

【0040】この性質は以下の理由によると考えられる。トンネル接合は一般に非線形な電流-電圧特性を示すが、特にポテンシャル障壁を超えるようなバイアス電圧が印加されるとき、接合を流れる電流が急激に増加す

る。ポテンシャル障壁が 0.1eVで絶縁体層の厚さが 2.0 nmの場合と 1.0nmの場合において、磁化が平行にあるときの電流-電圧特性の計算結果を図 7に示す。ここではモデルの特性により0.2Vの電圧印加のときに、ポテンシャル障壁の高さがちょうどゼロとなる。これに対応して 0.2Vより大きなバイアス電圧が印加されるとき、電流の急激な増加がみられる。

【0041】また、図 8には強磁性トンネル接合において、強磁性層の磁化が平行のときのトンネル抵抗 R_p 、反平行にあるときのトンネル抵抗 R_{ap} 、そしてこれらの抵抗の差 ΔR ($= R_{ap} - R_p$) を示した。この図から、 R_p および R_{ap} はそれぞれ非線形性を示していることが分かる。一方、これらの抵抗の差 ΔR は、抵抗値自体の変化と比べてゆるやかになる。そして、これらトンネル抵抗 R_p とトンネル抵抗 R_{ap} との比で定義される磁気抵抗比は、バイアス電圧の小さい領域では正の傾きをもって増加し、ポテンシャル障壁を超えたある点でピークをもち、高バイアス領域では減少に転ずることになる。

【0042】このような磁気抵抗比の特性は、絶縁体層の厚さが十分に薄い接合に対しては見られない。実際、図 6には絶縁体層の厚さが 1.0nmの場合を併せて示してあるが、この絶縁体層の厚さが 1.0nmの場合には、バイアス電圧の増加に対して磁気抵抗比は単調に減少している。このような厚さによる違いが現れるのは、次の理由による。

【0043】図 7に示したように、絶縁体層が十分に薄い場合には、電子のトンネル確率がかなり大きくなり、バイアス電圧が小さいときにおいてもある程度トンネル電流が流れる。バイアス電圧を増加してポテンシャル障壁の高さを超える値になると電流はさらに増加するが、増加率としてはそれほど大きくない。

【0044】一方、電子のトンネル確率は絶縁体層の厚さに対して指數関数的に減少する依存性を示すので、絶縁体層が厚くなるとトンネル電流は大幅に小さくなる。しかし、バイアス電圧がポテンシャル障壁を超えると、厚さにほとんど影響されずに大きな電流が流れるようになる。従って、絶縁体層が厚い場合には、バイアス電圧が小さい領域で流れる電流が小さく、バイアス電圧がポテンシャル障壁を超える値をもつようになると電流が急激に増加し、しかもこの増加率は大きな値となる。このようなバイアス電圧の増加によるトンネル電流の増加率の違いによって、上記した厚さによる違いが表われる。

【0045】本発明では、上述したバイアス電圧と絶縁体層（トンネル障壁層）のポテンシャル障壁との関係、および絶縁体層（トンネル障壁層）の厚さに基づくトンネル電流の変化を利用することによって、バイアス電圧の増加に対して正の傾きをもって増加する磁気抵抗比を実現している。このような傾向を示す磁気抵抗比を有する強磁性トンネル接合によれば、広い範囲のバイアス電圧に対して良好な磁気抵抗比を得ることができ、この強

磁性トンネル接合を用いた磁気メモリや磁気センサの特性および実用性を高めることが可能となる。

【0046】なお、本発明との比較のために、磁気抵抗比が最小値をとるポテンシャル障壁の値より高い障壁をもつ絶縁体層の場合を考える。この場合にはバイアス電圧の印加に対して磁気抵抗比は単調に減少する。この様子をポテンシャル障壁を 3.0eVとした場合を例として図 9に示す。図 9は絶縁体層の厚さを 2.0nmおよび 1.0nmとしたものである。

【0047】図 9にはバイアス電圧がゼロから0.6Vの範囲が示されているが、この範囲では明かにバイアス電圧はポテンシャル障壁の高さより小さい。従って、トンネル接合の電流-電圧特性は非線形ではあるが、トンネル電流にはそれほど急激な変化が見られない。これを磁気抵抗比でみると単調に減少することになる。ポテンシャル障壁が高い場合には、ここで考へている絶縁体層の厚さの範囲、例えば 1.0nmから10nm程度の範囲ではこの性質は厚さに依存しない。

【0048】本発明の磁気素子は、トンネル障壁層 3、12、14にポテンシャル障壁が低い絶縁体や半導体を用い、かつトンネル障壁層 3、12、14の厚さをより厚くすることを特徴としている。このことは、例えばメモリ素子に応用した際に接合素子の抵抗値が適正な値となることを容易にする。また、トンネル障壁層 3、12、14が厚くてよいため、製造プロセスにおいても形成がより容易になるという利点も併せもつ。

【0049】本発明の磁気素子におけるトンネル障壁層 3、12、14の具体的な条件としては、トンネル障壁層のトンネルバリア高さを Φ [単位:eV]、トンネル障壁層の幅（トンネルバリア幅）を S [単位：オングストローム]としたとき、物理量 $S / (\Phi)^{1/2}$ が $10 \leq S / (\Phi)^{1/2} \leq 100$ を満足することである。このような条件を満足させたトンネル障壁層 3、12、14を用いることによって、バイアス電圧の増加に対して正の傾きをもって増加する磁気抵抗比を有する強磁性トンネル接合 1、10をより確実に実現することができる。

【0050】さらに、上記した条件を満足するトンネル障壁層 3、12、14を用いることにより、温度の上昇に伴う磁気抵抗比（磁気抵抗変化率）の減少を抑制した強磁性トンネル接合 1、10を実現することができる。すなわち、トンネルバリア幅 S が 1.0~5.0nm (10~50 オングストローム) で、バリア高さが 0.3~1.0eVのとき、 $S / (\Phi)^{1/2}$ の値は $10 \leq S / (\Phi)^{1/2} \leq 91$ [オングストローム / (eV)^{1/2}] の範囲に対応する。 $S / (\Phi)^{1/2}$ の値がこのような範囲内にあれば、磁気抵抗変化率が温度の上昇と共に減少することを防ぐことができる。磁気メモリなどに適用することを想定した場合、ある程度の電圧を印加することを考慮して、 $S / (\Phi)^{1/2}$ の値は $10 \leq S / (\Phi)^{1/2} \leq 40$ [オングストローム / (eV)^{1/2}] の範囲であることがより好まし

い。

【0051】なお、 $S/(\Phi) 1/2$ の値が上記した範囲内であれば、トンネル障壁層のトンネルバリア高さは 0.3~1.0eV の範囲外であってもよく、例えばバリア幅 S を厚くすればバリア高さが 1.0eV を超えても上述した効果を得ることができる。バイアス電圧に対して磁気抵抗比を正の傾きをもって増加させる効果、さらに温度の上昇に対して磁気抵抗比の減少を抑制する効果を得る上で、 $S/(\Phi) 1/2$ の値が上記した範囲内に存在することが重要である。

【0052】強磁性トンネル接合の $S/(\Phi) 1/2$ の値が上記した範囲内であることは、例えば図 10 に示すように、強磁性トンネル接合の電流-電圧特性を測定し、これから Simmons の式を用いて求めるか、あるいはトンネル障壁層を介して隣り合う 2 つの強磁性層のスピンが反平行状態のときのコンダクタンス GAP と平行状態のときのコンダクタンス GP の差 $\Delta G (= GP - GAP)$ の温度依存性を測定することで容易に判定することができる。図 11 は ΔG の温度依存性を示している。図 11 から明らかなように、 $S/(\Phi) 1/2$ の値が 10 以上であると ΔG は温度の上昇に対して略一定もしくは増加するのに対し、 $S/(\Phi) 1/2$ の値が 10 未満であると ΔG は温度の上昇と共に減少する。

【0053】強磁性二重トンネル接合についても、同様に ΔG の温度依存性を測定することで判定することができる。また、電流-電圧特性を測定し、一層当たりに印加されている電圧が半分であると仮定し、Simmons の式を用いて S 、 Φ を求め、それらの値を用いて $S/(\Phi) 1/2$ を計算することによっても、磁気抵抗比の温度依存性と $S/(\Phi) 1/2$ の関係を判定することができる。 $S/(\Phi) 1/2$ の範囲を判定する場合、どちらの方法を用いても同様の値が得られる。

【0054】このように、物理量 $S/(\Phi) 1/2$ が $10 \leq S/(\Phi) 1/2$ の範囲、特に $10 \leq S/(\Phi) 1/2 \leq 40$ の範囲にあるトンネル障壁層を用いた強磁性トンネル接合によれば、温度の上昇に伴う磁気抵抗比の減少を大幅にかつ確実に抑制することができる。同様に、バイアス電圧の増加に対して正の傾きをもって増加する磁気抵抗比についても再現性よく得ることができる。

【0055】上述したような本発明の強磁性トンネル接合は、各種スパッタ法、蒸着法、MBE 法などで容易に作製することができる。トンネル障壁層としての絶縁体層（誘電体層）の形成方法としては、例えば Al、Si、Mg、希土類元素、これらの合金などを成膜した後、酸素または酸素と Ar などの希ガスとの混合ガスを導入して酸化する方法、あるいはこれらのガス中でプラズマ酸化を行う方法、また誘電体を直接スパッタする方法、さらに誘電体を直接スパッタした後にプラズマ酸化する方法など、種々の方法を適用して容易に作製することができる。

【0056】上述した実施形態の磁気素子は、磁気抵抗効果型磁気ヘッドのよう磁界センサ、あるいは磁気メモリなどに適用することができる。

【0057】本発明の磁気素子を用いた磁気抵抗効果型磁気ヘッドは、従来の磁気抵抗効果ヘッドと同様に構成することができる。すなわち、第 1 および第 2 の強磁性層 2、4 のうち、保磁力が小さい強磁性層を感磁層として利用する。例えば、図 2 に示した構造では、第 1 の強磁性層 2 を感磁層とする。また、図 3 に示した構造では第 2 の強磁性層 13 を、図 4 に示した構造では強磁性体-誘電体混合層 18 を感磁層とする。これら感磁層の磁化方向を例えば信号磁界に応じて変化させる。そして、この際の強磁性トンネル接合 1、10 の抵抗を測定することによって、信号磁界を検出することができる。これは磁気記録装置の再生ヘッドとして有効である。また、各種の磁界センサとしても使用可能である。

【0058】次に、本発明の磁気素子を磁気メモリに適用する場合について述べる。この場合、第 1 および第 2 の強磁性層 2、4 のうち、保磁力が小さい強磁性層を記憶層とし、他方を磁化固定層とする。例えば、図 2 に示した構造では第 1 の強磁性層 2 を記憶層とし、図 3 に示した構造では第 2 の強磁性層 13 を、図 4 に示した構造では強磁性体-誘電体混合層 18 を記憶層とする。これら記憶層の保磁力は、電流磁界での消費エネルギーを小さくすることを考慮すると 100Oe 以下であることが好ましい。そして、記憶層としての強磁性層の磁化を反転させ、他方の強磁性層の磁化と平行あるいは反平行に対応して “1”、“0” を指定する。

【0059】再生は、強磁性トンネル接合の電圧を直接測定すれば、磁気抵抗効果のために “1” または “0” によって再生電圧が異なるので、それを識別することができる。記憶層への “1” または “0” の記録は、例えば記憶層としての強磁性層に近接させてワード線を設け、それにパルス電流を流し、その向きをスイッチすることによって行う。このような動作において、他の強磁性層の磁化はその相対的に大きな保磁力、もしくは反強磁性膜による交換バイアスに基づいて向きを変えることがない。

【0060】磁気メモリ (MRAM) の具体的な形態としては、例えば図 12 および図 13 に示すように、CMOS ドラゴンジスタ 21 上に本発明の磁気素子、すなわち強磁性トンネル接合素子 22 を作製した構造が挙げられる。これらの図において、23、24 はワードライン、25 はビットラインである。また、図 14 および図 15 に示すように、強磁性トンネル接合素子 22 の下部または上部にダイオード 26 を接触させて配置し、これらを交差させたワードライン 23 とビットライン 25 との各交点位置に配置した構造を採用することもできる。

【0061】

【実施例】次に、本発明の磁気素子の具体的な実施例に

について述べる。

【0062】実施例1

実施例1では、図1の強磁性層2、4としてFe、トンネル障壁層3としてAl₂O_xを用いた場合の強磁性トンネル接合を例として示す。

【0063】この強磁性トンネル接合は、以下のようにして作製することができる。まず、第1の強磁性層2を基板上にイオンビームスパッタ法を用いて100nmの厚さに形成する。続いて、同様の方法によりAlを1nmから10nmの厚さで成膜する。その後、自然酸化またはプラズマ酸化によりAl₂O_xを形成する。

【0064】このとき、酸化過程は自然酸化では1時間を超えないことが好ましい。また、プラズマ酸化ではAl膜を成膜したあとにチャンバー内に酸素を導入し、RF逆スパッタを行うが、酸化時間は60秒程度を超えないことが好ましい。これは、長時間の酸化により障壁高さが高くなりすぎることを防ぎ、さらにAl膜の下にあるFe層の酸化を防ぐためである。続いて、上部電極としてFe層を同様の厚さ100nmに成膜する。

【0065】ここで、絶縁体層の厚さが2.0nmで、接合面積が4×4μm²の強磁性トンネル接合の特性を調べると、電流-電圧特性からポテンシャル障壁の高さは約0.3eVであることが推定される。

【0066】そこで、ポテンシャル障壁を0.3eVとした接合に対し、バイアス電圧依存性を評価すると、0.1Vのバイアス電圧に対して磁気抵抗比は約7%であり、0.7Vにおいて磁気抵抗比は約24%にまで増加する。さらに大きなバイアス電圧に対しても、バイアス電圧が1.0Vまで10%以上の磁気抵抗比が得られる。この強磁性トンネル接合を例えればメモリセルとして用いる場合には、0.65Vから0.75Vでは20%以上の磁気抵抗比があり、1.0Vでも磁気抵抗比が約10%となり、素子として安定な動作が期待できる。

【0067】実施例2

実施例2では、図1の強磁性層2、4としてFe、トンネル障壁層3としてSiO_xを用いた場合の強磁性トンネル接合を例として示す。

【0068】ガラス基板上にイオンビーム法により100nmの厚さの第1のFe層を形成する。続いて、SiO₂ターゲットを用いて、SiO₂膜を2.0nmの厚さに成膜する。さらに、第2のFe層を100nmの厚さに作成する。これらのプロセスは、続けて10⁻⁶Torr程度の真空チャンバ内で実施することができる。

【0069】この接合における電流-電圧特性からポテンシャル障壁の高さは約0.1eVであることが推定される。磁気抵抗比のバイアス電圧依存性を評価すると、0.1Vのバイアス電圧を印加したとき26%であり、バイアス電圧が約0.27Vまで磁気抵抗比は増大し、最大値34%をとる。さらに、0.8Vまで10%以上の値をとる。従って、例えはメモリセルとして動作させる場合に、0.3V付近で

は30%以上の大きな磁気抵抗比が得られ、また0.8Vまで10%以上の磁気抵抗比を示し、素子応用に好適である。

【0070】実施例3

実施例3では、Si/SiO₂基板もしくはSiO₂基板上に、スパッタ装置を用いて図2に示した構造、すなわちTa下地層/NiFe/CoFe/Al₂O₃/CoFe/IrMn/Ta保護層の積層構造を有する強磁性トンネル接合を作製した例を示す。

【0071】まず、初期真空間2×10⁻⁷Torrにおいて、通常のフォトリソグラフィ技術とイオンミリング技術を用いて、上記した積層膜を50μm幅の下部配線形状に形成した。その際、設計膜厚はTa5nm/NiFe15nm/CoFe5nm/Al₂O₃1.8nm/CoFe4nm/Ir22Mn7814nm/Ta5nmとした。

【0072】Al₂O₃からなるトンネル障壁層は、まず純Arガスを導入し、Al₂O₃ターゲットを用いて真空中で強磁性層(NiFe15nm/CoFe5nm)上にAl₂O_x膜を連続成膜し、その後真空を破ることなく酸素を導入し、誘電体層の酸素欠陥をプラズマ酸素に曝すことによって、酸素欠陥のない薄いトンネルバリア層をAl₂O_x表面上に作製した。酸化時間および出力を変えることによって、S/(Φ)^{1/2}が異なるいくつかのトンネルバリア層を作製した。

【0073】次に、酸素を排気した後に上部のCoFe4nmを作製し、さらにIr22Mn7814nmおよびTa5nmを純Arガス中でスパッタ成膜した。これら成膜時のAr分圧は1×10⁻³Torrとした。この後、通常のフォトリソグラフィ技術とイオンミリング技術を用いて、CoFe4nm/Ir22Mn7814nm/Ta5nmの上に接合寸法を規定するためのレジストパターンを形成し、上部のCoFeまでイオンミリングした。このレジストを残したまま300nm厚のSiO₂膜からなる層間絶縁膜をスパッタした後、レジストをリフトオフした。さらに、上部配線を形成するためのレジストパターンを形成し、試料表面を逆スパッタしてクリーニングした後、Al電極配線を形成した。その後、磁場中熱処理炉に導入して、磁化固定層に一方向異方性を導入した。

【0074】これら試料の磁気抵抗変化率の温度依存性を測定した。その結果を図16に示した。図16はS/(Φ)^{1/2}が34[オングストローム/(eV)^{1/2}]の試料と8[オングストローム/(eV)^{1/2}]の試料の温度依存性を示している。S/(Φ)^{1/2}が34の試料は、S/(Φ)^{1/2}が8の試料に比べて磁気抵抗変化率の温度依存性が小さく、室温以上においても磁気抵抗の減少が小さく、大きな磁気抵抗変化率が得られることが分かる。

【0075】また、上記した膜構造においてトンネルバリア膜の酸化時間および出力を様々に変えた強磁性トンネル接合の280Kと380Kでの磁気抵抗変化率の比(MR(380K)/MR(280K))のS/(Φ)^{1/2}依存性の測定結果を図17に示す。S/(Φ)^{1/2}が10以上であるとき

は、MR変化率の温度上昇に伴う減少が少なく、磁気抵抗効果ヘッドや磁気センサ、また磁気記憶素子として用いた場合に有効であることが分かる。S/Φ^{1/2}が40 [オングストローム/(eV)^{1/2}] を超えると、0.5Vの電圧を印加した際に素子特性がばらつくことから、例えば磁気記憶素子を想定した場合には10≤S/Φ^{1/2}≤40 [オングストローム/(eV)^{1/2}] の範囲の強磁性トンネル接合素子を用いることが好ましいことが分かる。

【0076】なお、トンネルバリア層としての誘電体層にSiO₂、AlN、MgOを用いた場合にも同様の傾向を示した。

【0077】実施例4

実施例4では、Si/SiO₂ 基板もしくはSiO₂ 基板上に、スパッタ装置を用いて図3に示した構造、すなわちTa下地層/Fe-Mn/NiFe/CoFe/Al₂O₃/CoFe/Al₂O₃/CoFe/NiFe/Fe-Mn/Ta保護層の積層構造を有する強磁性二重トンネル接合を作製した例を示す。

【0078】まず、初期真空度2×10⁻⁷Torrにおいて、通常のフォトリソグラフィ技術とイオンミリング技術を用いて、上記積層膜を1mm幅の下部配線形状に成膜した。その際、膜厚はTa5nm/Fe-Mn18nm/NiFe4nm/CoFe2nm/Al₂O₃1.8nm/CoFe3.5nm/Al₂O₃2.5nm/CoFe2nm/NiFe4nm/Fe-Mn18nm/Ta5nmとした。

【0079】Al₂O₃バリア層は、実施例3と同様にして作製した。この際の酸化時間や出力を変えることによって、S/Φ^{1/2}が異なるいくつかの強磁性二重トンネル接合を作製した。

【0080】次に、通常のフォトリソグラフィ技術とイオンミリング技術を用いて、CoFe2nm/NiFe4nm/Fe-Mn18nm/Ta5nmの上に接合寸法に規定するためのレジストパターンを形成し、上部のCoFe層までイオンミリングした。このレジストを残したまま300nm厚のAl₂O₃膜からなる層間絶縁膜を電子ビーム蒸着した後、レジストのリフトオフを行った。次いで、上部配線を形成するためのレジストパターンを形成し、試料表面を逆スパッタしてクリーニングした後、Al電極配線を形成した。その後、磁場中熱処理炉に導入して、磁化固定層に一方向異方性を導入した。

【0081】これら各試料の磁気抵抗変化率の温度依存性を測定した。測定結果を図18に示す。S/Φ^{1/2}が25 [オングストローム/(eV)^{1/2}] の試料は、S/Φ^{1/2}が9 [オングストローム/(eV)^{1/2}] の試料に比べて磁気抵抗変化率の温度依存性が小さく、室温以上においても磁気抵抗変化率の減少が小さく、大きな磁気抵抗変化率が得られることが分かる。

【0082】また、上記した膜構造においてトンネルバリア層の酸化時間および出力を様々に変えた強磁性トンネル接合の280Kと380KでのMR変化率の比(MR(380K)

/MR(280K))のS/Φ^{1/2}依存性の測定結果を図19に示す。S/Φ^{1/2}が10以上の範囲にあるときは、MR変化率の温度上昇に伴う減少が少なく、磁気抵抗効果ヘッドや磁気センサ、また磁気記憶素子として用いた場合に有効であることが分かる。S/Φ^{1/2}が40 [オングストローム/(eV)^{1/2}] を超えると0.5Vの電圧を印加したときに素子特性がばらつくことから、例えば磁気記憶素子を想定した場合には10≤S/Φ^{1/2}≤40 [オングストローム/(eV)^{1/2}] の範囲の強磁性トンネル接合素子を用いることが好ましいことが分かる。

【0083】なお、トンネルバリア層としての誘電体層にSiO₂、AlN、MgOを用いた場合にも同様の傾向を示した。

【0084】実施例5

実施例5では、Si/SiO₂ 基板もしくはSiO₂ 基板上に、スパッタ装置を用いて図3に示した構造、すなわちTa下地層/Fe-Mn/NiFe/CoFe/Al₂O₃/CoFe-Al₂O₃混合層/Al₂O₃/CoFe/NiFe/Fe-Mn/Ta層の積層構造を有する強磁性二重トンネル接合を作製した例を示す。

【0085】まず、初期真空度2×10⁻⁷Torrにおいて、メタルマスクを用いて1mm幅の下部配線形状に上記した積層膜を成膜した。その際、膜厚はTa5nm/Fe-Mn16nm/NiFe5nm/CoFe3nm/Al₂O₃1.7nm/CoFe-Al₂O₃混合層3.5nm/Al₂O₃2.3nm/CoFe3nm/NiFe5nm/Fe-Mn16nm/Ta5nmとした。

【0086】Al₂O₃バリア層は、純Arガスを導入し、Alターゲットを用いてAl膜を真空中で成膜し、その後真空を破ることなく酸素を導入して誘電体層の酸素欠陥をプラズマ酸素に曝すことによって作製した。この際の酸化時間や出力を変えることによって、S/Φ^{1/2}が異なるいくつかの強磁性二重トンネル接合を作製した。

【0087】次に、通常のフォトリソグラフィ技術とイオンミリング技術を用いて、CoFe3nm/NiFe5nm/Fe-Mn16nm/Ta5nmの上に接合寸法に規定するためのレジストパターンを形成し、上部のCoFe層までイオンミリングした。このレジストを残したまま300nm厚のAl₂O₃膜からなる層間絶縁膜を電子ビーム蒸着した後、レジストへのリフトオフを行った。次いで、上部配線を形成するためのレジストパターンを形成し、試料表面を逆スパッタしてクリーニングした後、Al電極配線を形成した。その後、磁場中熱処理炉に導入し、磁化固定層に一方向異方性を導入した。

【0088】これら各試料の磁気抵抗変化率の温度依存性を測定した。測定結果を図20に示す。S/Φ^{1/2}が15 [オングストローム/(eV)^{1/2}] の試料は、S/Φ^{1/2}が9.8 [オングストローム/(eV)^{1/2}] の試料に比べて磁気抵抗変化率の温度依存性が小さく、室

温以上においても磁気抵抗変化率の減少が小さく、大きな磁気抵抗変化率が得られることが分かる。

【0089】また、上記した膜構造においてトンネルバリア層の酸化時間および出力を様々に変えた強磁性トンネル接合の280Kと380KでのMR変化率の比 (MR(380K)/MR(280K)) のS/(Φ) 1/2 依存性の測定結果を図21に示す。S/(Φ) 1/2 が10以上の範囲にあるときは、MR変化率の温度上昇に伴う減少が少なく、磁気抵抗効果ヘッドや磁気センサ、また磁気記憶素子として用いた場合に有効であることが分かる。S/(Φ) 1/2 が40 [オングストローム/(eV) 1/2] を超えると0.5Vの電圧を印加したときに素子特性がばらつくことから、例えば磁気記憶素子を想定した場合には10≤S/(Φ) 1/2 ≤40 [オングストローム/(eV) 1/2] の範囲の強磁性トンネル接合素子を用いることが好ましいことが分かる。

【0090】なお、トンネルバリア層としての誘電体層にSiO₂、AlN、MgOを用いた場合にも同様の傾向を示した。

【0091】実施例6

料 No	強磁性トンネル接合の構造 (()内の数値は厚さ[nm]である)	実施例		比較例	
		S/(Φ) 1/2	MR(380K)/MR(280K)	S/(Φ) 1/2	MR(380K)/MR(280K)
1	Ir22Mn78(14)/Co9Fe(2)/SiO ₂ (1.8)/Co7Fe3(2.4)/SiO ₂ (1.9)/Co9Fe(3)/Ir22Mn(14)	18.5	0.96	8.5	0.77
2	FeMn(17)/Co7Fe2Ni(3)/AlN(1.9)/Co7Fe3(2.4)/AlN(2.1)/CoFe2Ni(3)/FeMn(19)	14.5	0.93	7.8	0.73
3	PtMn(16)/Ni8Fe2(3)/Co9Fe(2)/Al2O3(1.4)/Co7Fe3(2)/Al2O3(1.9)/Co9Fe(1)/Ni8Fe2(2)/PtMn(20)	12	0.91	9.5	0.72
4	Ir22Mn78(12)/Co4Fe6(3)/MgO(1.9)/CoFe(1)/Ni8Fe2(1)/CoFe(1)/MgO(2.3)/Co4Fe6(3)/Ir22Mn78(12)	29.3	0.96	8.8	0.69
5	Ni8Fe2(10)/Co9Fe(2)/SiO ₂ (1.7)/Co9Fe(3)/PtMn(20)	23.5	0.95	9.3	0.79
6	FeMn(15)/Ni5Co3Fe2(4)/AlN(2)/CoFe(9)	95	0.98	8.4	0.68
7	NiMn(19)/CoFe(8)/Al2O3(2)/Co4Fe6(12)	13.5	0.90	7.9	0.75
8	Ni83Fe17(15)/AlN(2.5)/CoFe(2.5)/Ir21.5Mn78.5(15)	19	0.92	9.9	0.73
9	Co85Ni15(10)/MgO(2)/Co7Fe2Ni(4)/NiMn(20)	39	0.97	8.7	0.74
10	PtMn(17)/Co9Fe(3)/AlN(2)/Fe55Co45-Al ₁₀ O ₃₅ (5/0.2)/AlN(2.6)/Co8FeNi(3)/PtMn(19)	22	0.98	8.4	0.69
11	Ir22Mn78(15)/Co7Fe2Ni(3)/Al2O3(1.6)/Fe65Co35-Al ₁₀ O ₃₅ (3/0.2)/Al2O3(1.9)/Co7Fe2Ni(5)/Ir22Mn78(20)	11	0.89	7.6	0.68
12	NiMn(19)/CoFe(3)/SiO ₂ (1.8)/Co-SiO ₂ (4/0.5)/SiO ₂ (2.4)/CoFe(5)/NiMn(20)	19	0.94	9.3	0.77
13	Ir22Mn78(15)/CoFeNi(2)/MgO(1.6)/Fe7Co2Ni-MgO ₂ (5/0.5)/MgO(1.7)/CoFeNi(3)/Ir22Mn78(17)	38	0.95	9.8	0.72
14	FeMn(17)/Co7Fe2Ni(2)/Al2O3(1.6)/Fe65Co35-Al ₁₀ O ₃₅ (3/0.2)/Al2O3(2.1)/Co7Fe2Ni(3)/FeMn(19)	27	0.91	8.7	0.73

【0094】

【発明の効果】以上説明したように、本発明の磁気素子によれば、従来の強磁性トンネル接合で問題とされていたバイアス電圧もしくは温度に対する磁気抵抗比の大きな依存性を低減することができる。これにより、バイアス電圧の広い範囲で、また広範囲な温度下で、良好な磁気抵抗比を得ることが可能となる。従って、磁気メモリや磁気センサなどに応用する際に、実用性に優れた磁気素子を提供することができる。

【図面の簡単な説明】

【図1】 本発明の磁気素子の一実施形態の概略構造を

スパッタ装置を用いて、熱酸化Si基板上に20×20μm角の強磁性トンネル接合（一重または二重）を作製した。表1に強磁性トンネル接合の構成を示す。なお、下地層および保護層には、Ta、Ti、Pt、Ti/Pt、Ti/Pd、Ta/Pt、Ta/Pd、Al₂O₃のいずれかを使用した。強磁性トンネル接合の作製は実施例3～5と同様とした。

【0092】トンネルバリア層を形成する際の酸化時間や出力を変えることによって、S/(Φ) 1/2 が異なるいくつかの強磁性トンネル接合を作製した。これらの試料の280Kと380KでのMR変化率の比 (MR(380K)/MR(280K)) を測定した。これらの結果を表1に併せて示す。S/(Φ) 1/2 が10以上の範囲にあるときは、MR変化率の温度上昇に伴う減少が少なく、磁気抵抗効果型ヘッドや磁気センサ、また磁気記憶素子として用いた場合に有効であることが分かる。

【0093】

【表1】

示す断面図である。

【図2】 本発明の磁気素子に使用される強磁性一重トンネル接合の一構成例を示す断面図である。

【図3】 本発明の磁気素子に使用される強磁性二重トンネル接合の一構成例を示す断面図である。

【図4】 本発明の磁気素子に使用される強磁性二重トンネル接合の他の構成例を示す断面図である。

【図5】 強磁性トンネル接合における絶縁体層のつくるポテンシャル障壁の大きさに対する磁気抵抗比の依存性の一例を示す図である。

【図6】 強磁性トンネル接合の磁気抵抗比のバイアス

電圧依存性をポテンシャル障壁が 0.1eVのときにトンネル障壁層の厚さが 2.0nmの場合と 1.0nmの場合で示す図である。

【図 7】 厚さが異なるトンネル障壁層の電流－電圧特性を示す図である。

【図 8】 強磁性トンネル接合の抵抗とその差のバイアス電圧依存性を示す図である。

【図 9】 ポテンシャル障壁が 3.0eVの場合の強磁性トンネル接合の磁気抵抗比のバイアス電圧依存性を示す図である。

【図 10】 強磁性トンネル接合の電流－電圧特性を測定例を示す図である。

【図 11】 強磁性トンネル接合の隣り合った強磁性層のスピンが反平行状態のときのコンダクタンスと平行状態のときのコンダクタンスの差 ΔG の温度依存性を示す図である。

【図 12】 本発明の磁気素子を用いた磁気メモリの一構成例を示す回路図である。

【図 13】 図 12 に示す磁気メモリの構造例を示す図である。

【図 14】 本発明の磁気素子を用いた磁気メモリの他の構成例を示す回路図である。

【図 15】 図 14 に示す磁気メモリの構造例を示す図である。

【図 16】 本発明の実施例 3における強磁性トンネル接合の磁気抵抗変化率の温度依存性を示す図である。

【図 17】 本発明の実施例 3における強磁性トンネル接合のMR (380K) / MR (280K) 比のS / (Φ) 1/2 依存性を示す図である。

【図 18】 本発明の実施例 4における強磁性トンネル接合の磁気抵抗変化率の温度依存性を示す図である。

【図 19】 本発明の実施例 4における強磁性トンネル接合のMR (380K) / MR (280K) 比のS / (Φ) 1/2 依存性を示す図である。

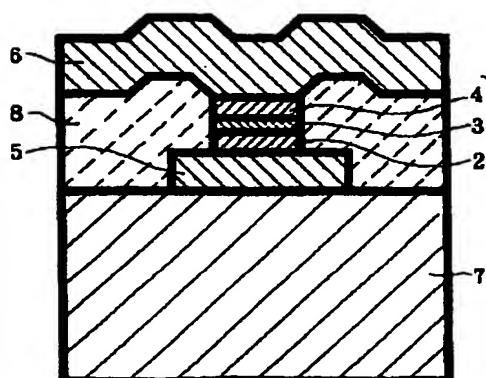
【図 20】 本発明の実施例 5における強磁性トンネル接合の磁気抵抗変化率の温度依存性を示す図である。

【図 21】 本発明の実施例 5における強磁性トンネル接合のMR (380K) / MR (280K) 比のS / (Φ) 1/2 依存性を示す図である。

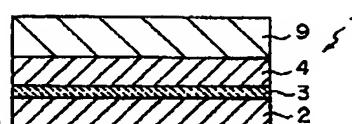
【符号の説明】

- 1 ……強磁性一重トンネル接合
- 2、4、11、13、15 ……強磁性層
- 3、12、14 ……トンネル障壁層
- 9、16、17 ……反強磁性膜
- 10 ……強磁性二重トンネル接合
- 13 ……強磁性体－誘電体混合層
- 22 ……強磁性トンネル接合素子

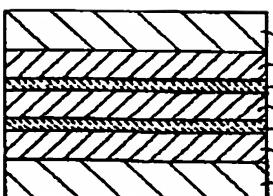
【図 1】



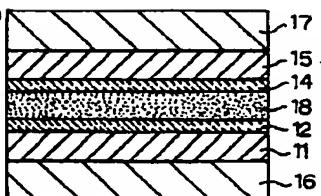
【図 2】



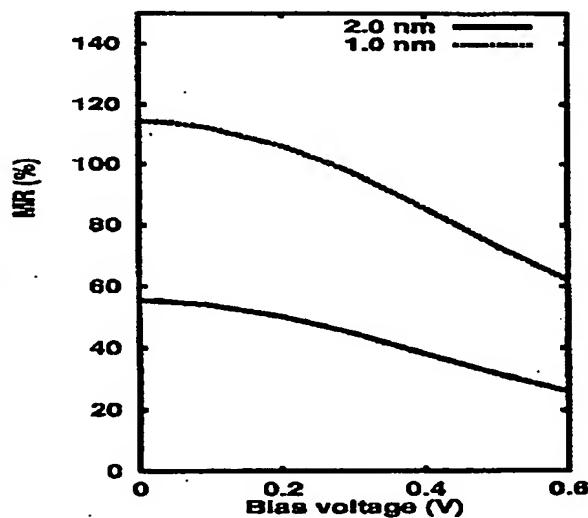
【図 3】



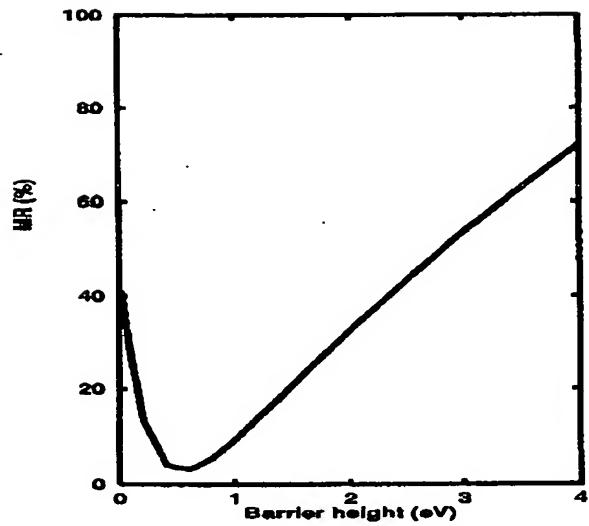
【図 4】



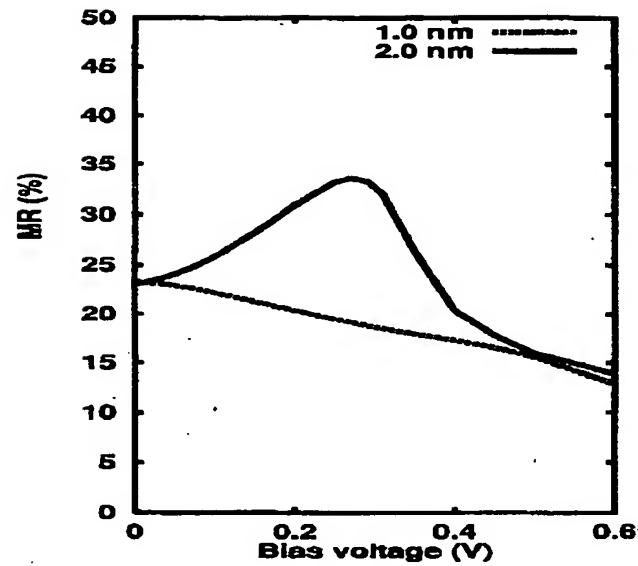
【図 9】



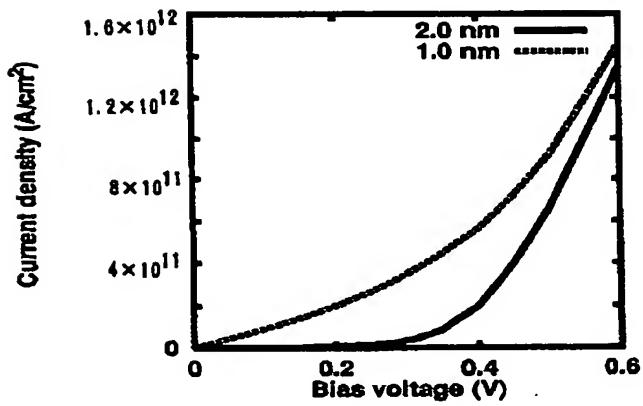
【図5】



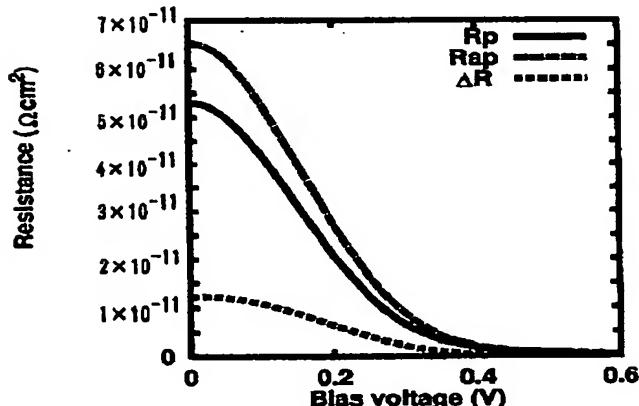
【図6】



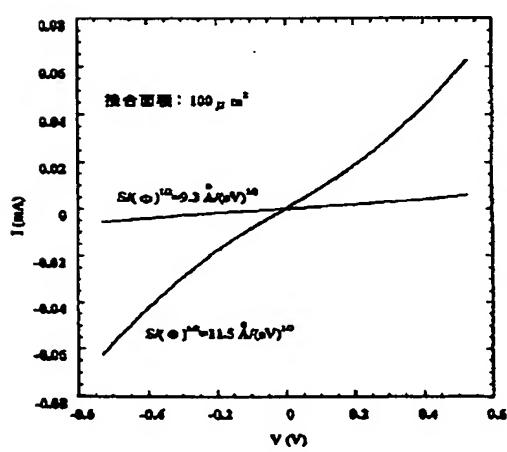
【図7】



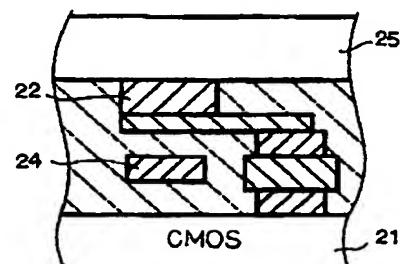
【図8】



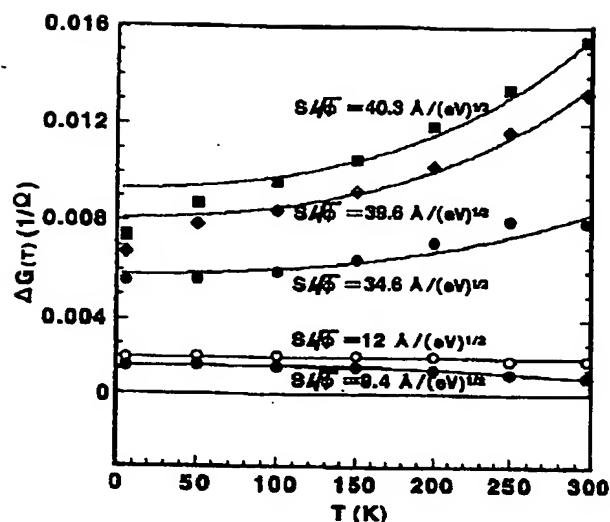
【図10】



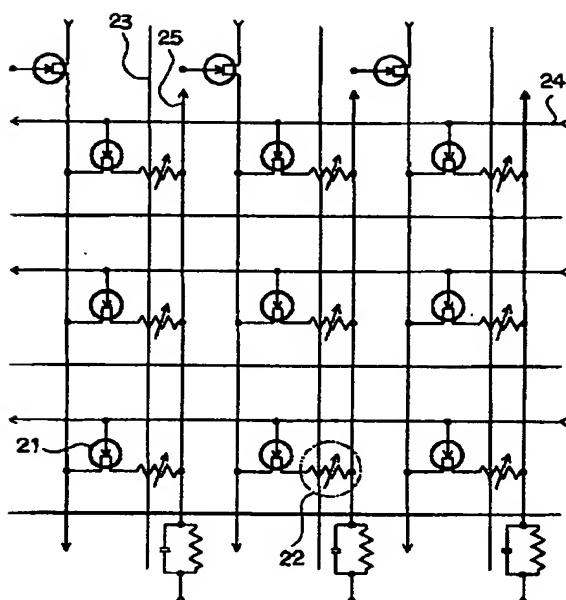
【図13】



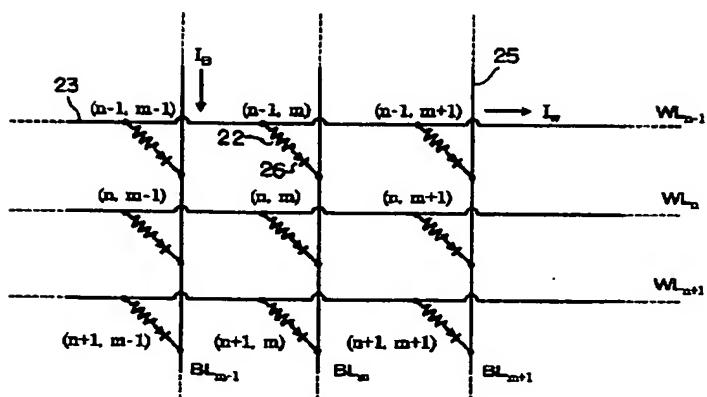
【図11】



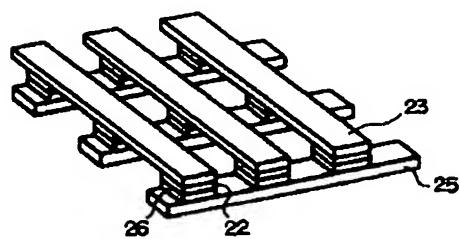
【図12】



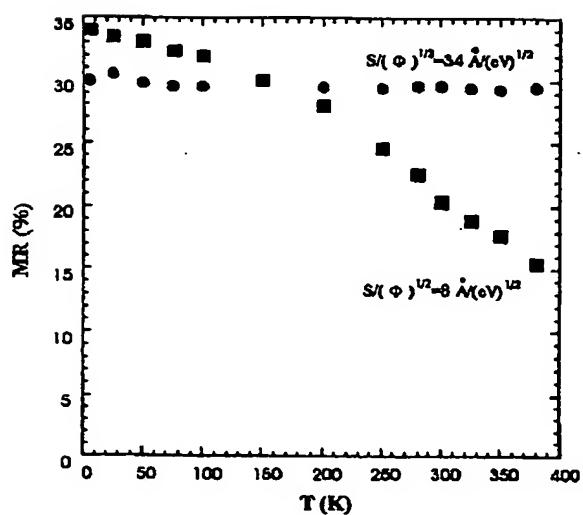
【図14】



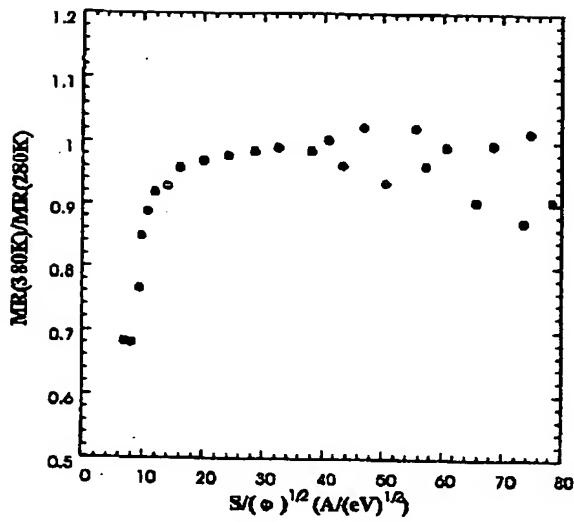
【図15】



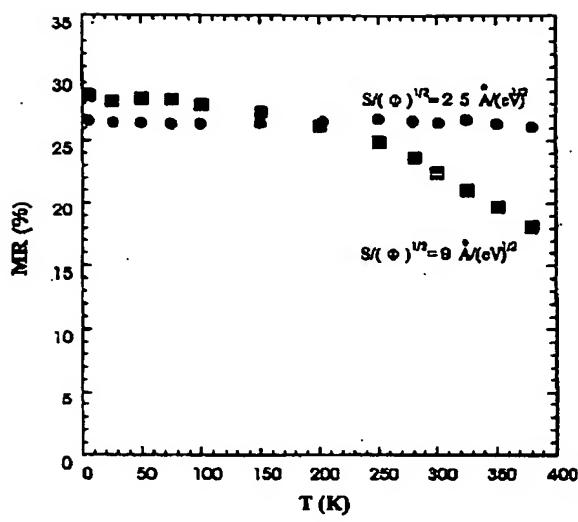
【図16】



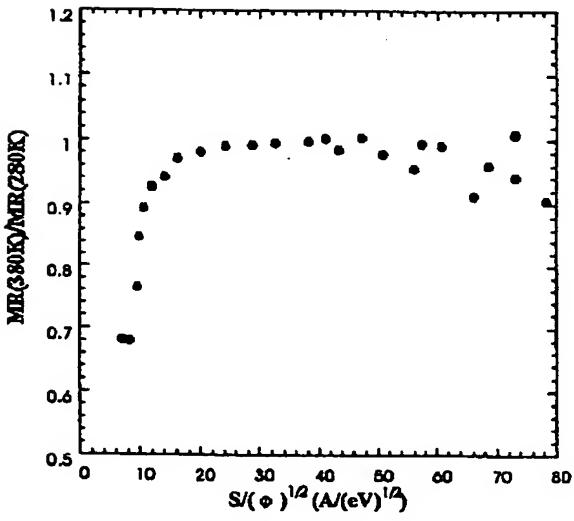
【図17】



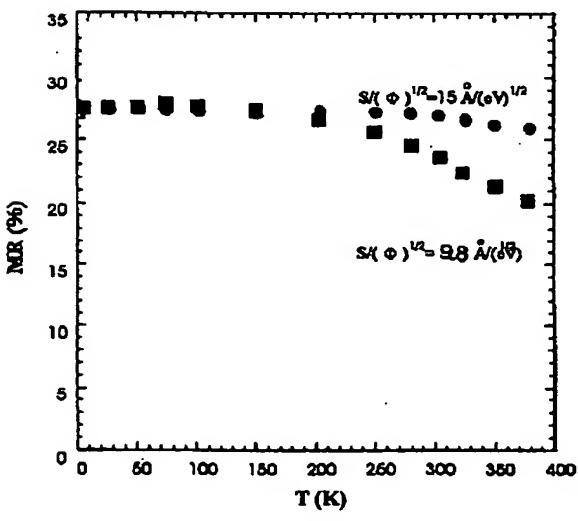
【図18】



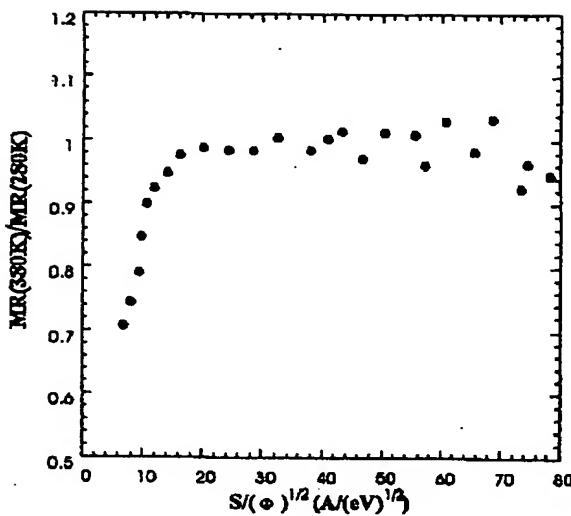
【図19】



【図20】



【図21】



フロントページの続き

(51) Int. Cl. 7

H 01 F 10/26

識別記号

F I

G 01 R 33/06

マークコード (参考)

R

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.